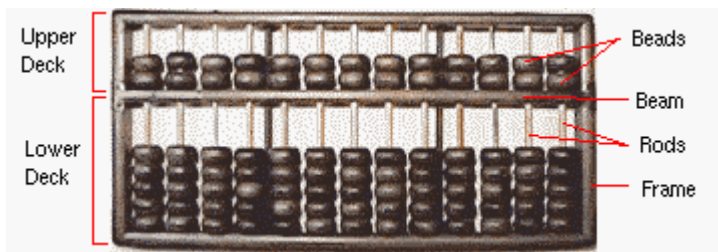
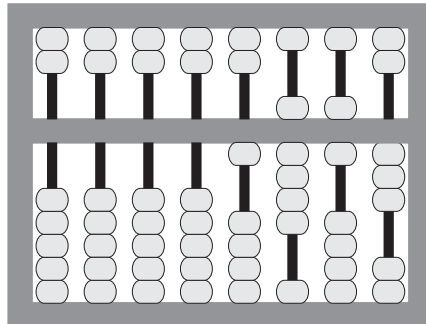
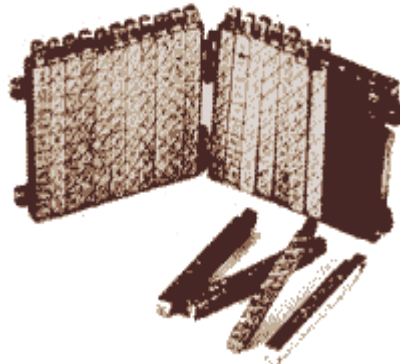


PC-Grundlagen

- 3000 v.Chr. Erste Hinweise auf Zahlen und Ziffernsysteme
- 1100 v. Chr. Rechenbretter, Rechentische
- ? Lateinisches Ziffernsystem I V X L C D M
- 400 v.Chr. Abax (Griechenland), Abakus (Italien):



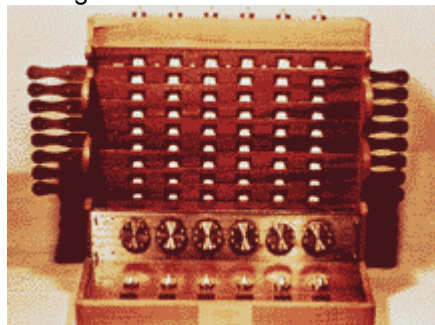
- 330 v.Chr. Aristoteles: Lehre von den „Grundbegriffen, den Schlüssen und Beweisen“
- 100 v.Chr. Zahnradgetriebe zum Rechnen
- 300 n.Chr. Indisches Dezimalsystem mit der Ziffer Null
- 12. Jhd Arabisches Dezimalsystem löst in Europa das lat. System ab
- 16. Jhd Adam Ries(e)
- 1614, 1617 Rechenmentafel, Rechenstäbchen



- 1624 Engländer Edmund Gunther: Rechenstab



Tübinger Wilhelm Schickard: Zwei-Spezies-Rechenmaschine:

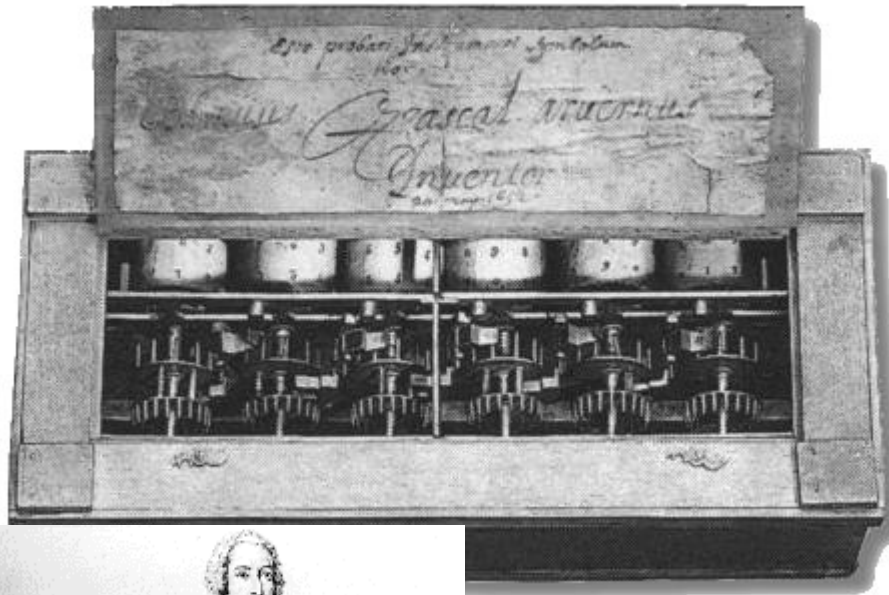


1630

Rechenschieber

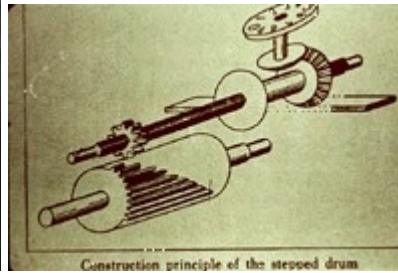
1642

Blaise Pascal: „Pascaline“ für Steuerberechnungen:



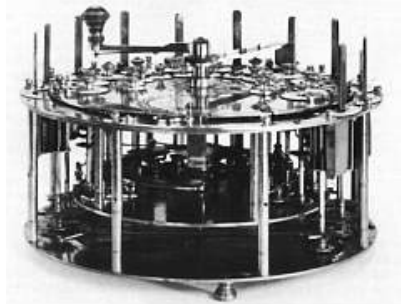
1671

Hannover Gottfried Wilhelm von Leibniz: Staffelwalzen-Rechenmaschine für 4 Grundrechenarten, Vorschlag zum Binärsystem:



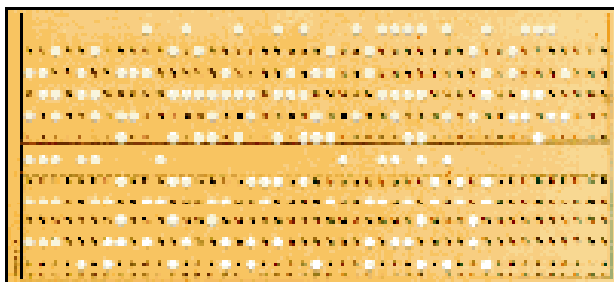
1774

Philipp Matthäus Hahn: Rechenmaschine für 12stellige Zahlen, serienreif:



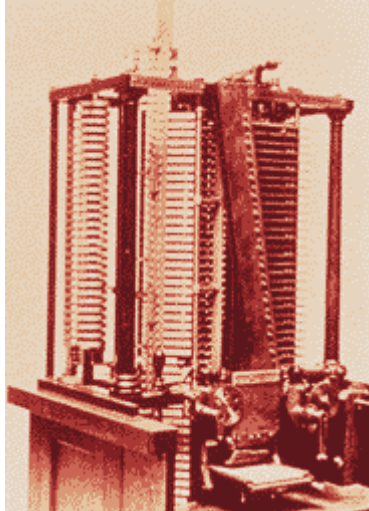
1801

Franzose Joseph Maria Jaquard: Lochstreifen für Webstühle:



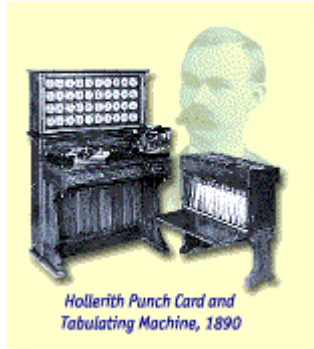
1833

Engländer Charles Babbage: Lochkartensystem, „Analytical Engine“



1890

Hermann Hollerith: amerikanische Volkszählung mit Lochkartenlesern:

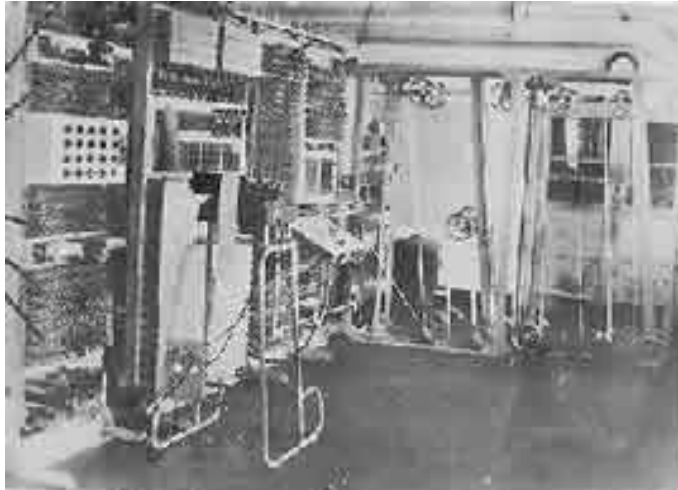


1910
1908

Lochkartenleser bei preußischer Volkszählung
Franz Trink: Rechenmaschine „Brunsviga“ mit Druckwerk:



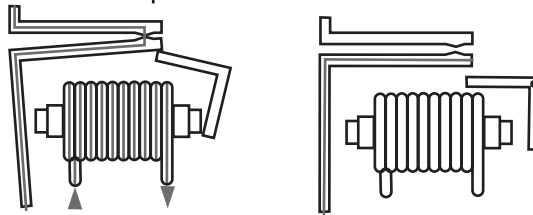
Londoner Alan Turing: „On Computable Numbers“, „Colt



1936 Konrad Zuse: Z1 mit Dualsystem, „nullte Generation“:



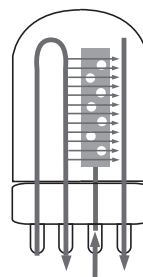
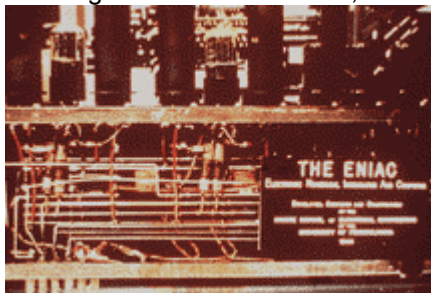
1940 Z3 mit 2000 Telefonrelais, Speicher für 64 Zahlen mit 22 Dualstellen (7 Dezimalstellen), inkl. Wurzelziehen und Multiplikation in 5 Sekunden



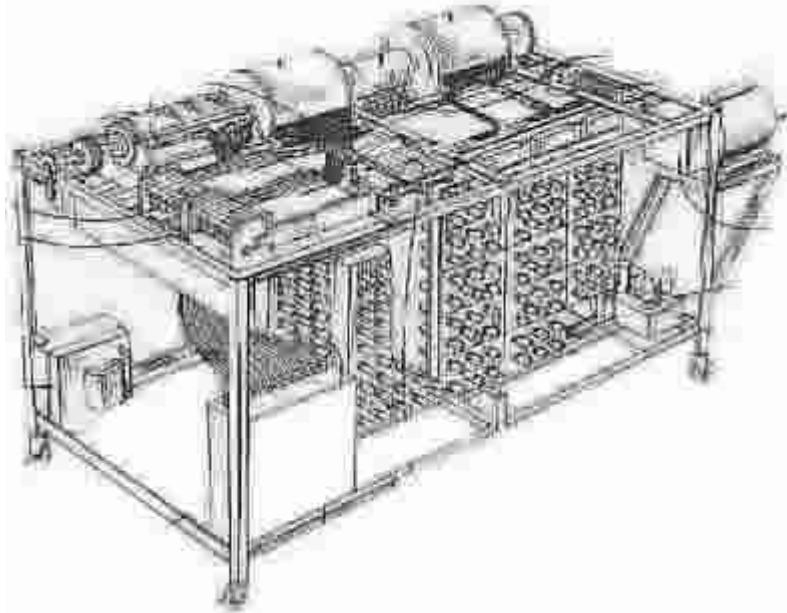
1943 USA „Mark 1“, mechanisch mit 100 U/min, 12stellige Multiplikation in 0,15 Sekunden:



1946 ENIAC (Electronic Numerical Integrator And Computer) 10x15m, 30t, 17000 Röhren, 10stellige Dezimalzahlen in 2,8 msec, „erste Generation“:

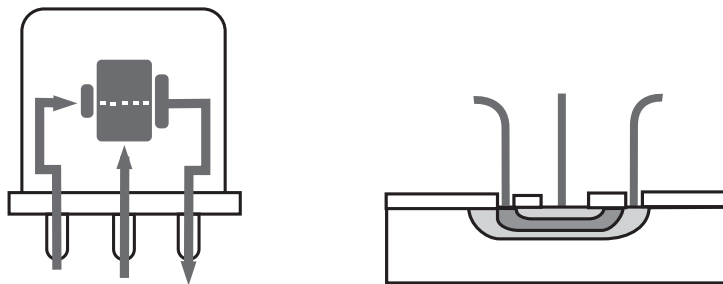


Hoppla: Die Idee war geklaut von den Herren Atanasoff und Berry (ABC)



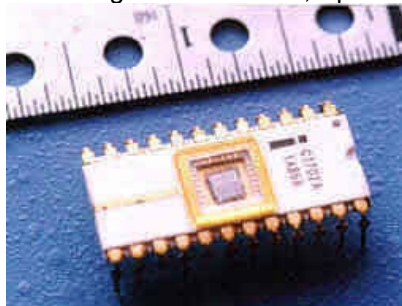
1947
1955

John Bardeen, William Shockley, Walter Brittain: Transistor
TRADIC: erster Transistorrechner mit 800 Transistoren, 11.000 Germaniumdioden,
„zweite Generation“



1958
1961
1963
1968

Texas Instruments: Planartransistoren, Integrierte Schaltungen mit 4 Transistoren
Texas Instruments: erster Computer mit serienreifen ICs (Integrated Circuits)
Weltweit 16.000 Computer
Gründung der Firma Intel, Speicherchip für 1024 bit (128 Byte):



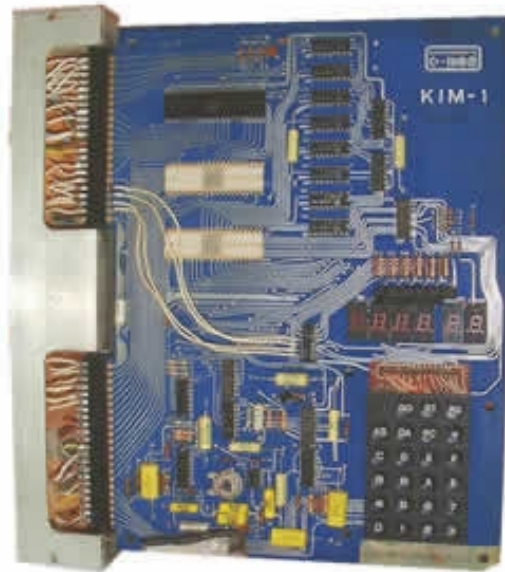
1971

Vorstellung des ersten Mikroprozessors „4004“ mit 2300 Transistoren:



1972
1974

Intel „8008“ mit 8 bit Datenbreite
Intel „8080“ (10fache Geschw.), Valvo „2650“, Motorola „6800“, National Semic. SC/MP:



1976
1977

Stephen Jobs, Steve Wozniak: Apple Mikrocomputer für 1000 DM
Commodore „PET“, 6502-µP, 8KByte RAM, BASIC, Recorder, Monitor für 2000 DM:



12.8.1981

IBM stellt Personal Computer vor mit Intel 8088, PC-Bus, 2 Diskettenlaufwerke und DOS

Jahr	Typ	Datenbus	Takt	Adressraum
1971	4004	4 bit	108 kHz	640 Byte
1972	8008	8 bit	200 kHz	16 KByte
1974	8080	8 bit	2 MHz	64 KByte
1978	8088	16/8 bit	4,77 - 8 MHz	1 MByte
1978	8086	16 bit	4,77 - 10 MHz	1 MByte
1982	80286	16 bit	8 - 16 MHz	16 MByte
1985	386SX	32/16 bit	16 - 25 MHz	16 MByte
	386DX	32 bit	16 - 33 MHz	4 GByte
1989	486SX	32 bit	20 - 33 MHz	4 GByte
	486DX	32 bit	25 - 50 MHz	4 GByte
1993	Pentium	64 bit	60 - 66 MHz	4 GByte
	Pentium MMX	64 bit	166 - 233 MHz	4 GByte
1995	Pentium Pro	64 bit	150 - 200 MHz	64 GByte
1997	Pentium II	64 bit	200 - 300 MHz	64 GByte
1999	Pentium III	64 bit	300 - 600 MHz	64 GByte
2000	Pentium 4	64 bit	1,3 - 3,6 GHz	
2003	Pentium M	64 bit	1,3 - 2,0 GHz	2 GByte

Bild: Tabelle der Intel-Prozessoren



E V A

Bild: Das EVA-Prinzip

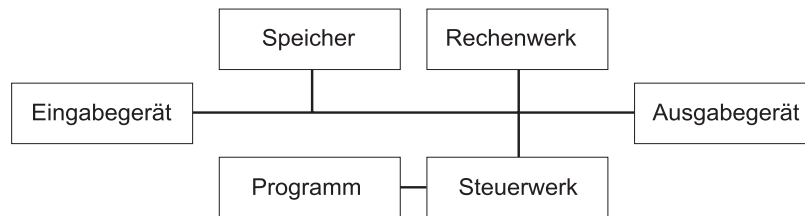
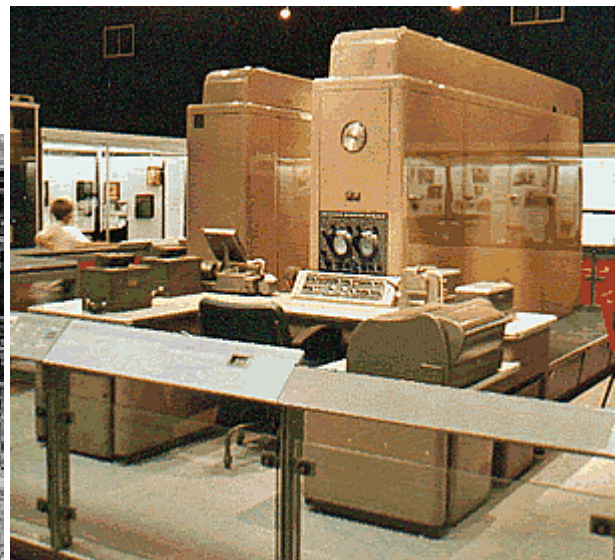
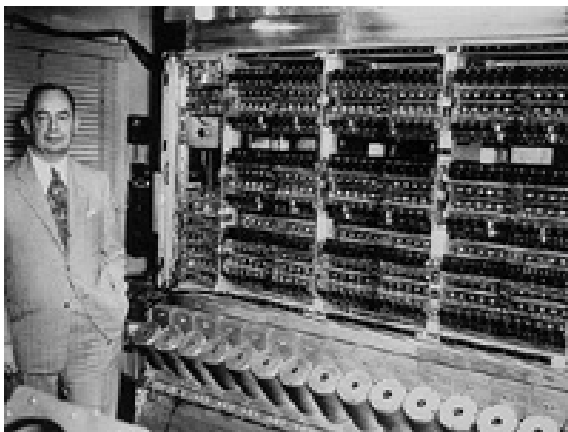
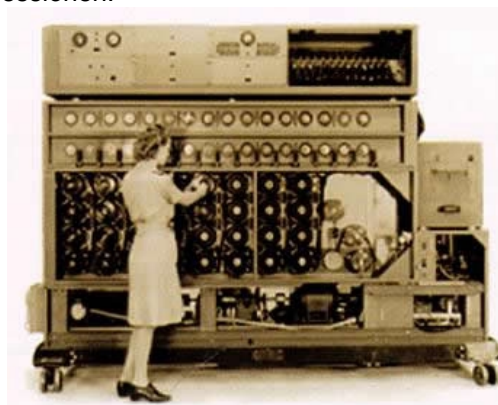


Bild: EVA mit Rechenwerk, Speicher und Steuerwerk, „Von-Neumann-Architektur“ (s.u.)



Und noch zwei historische Impressionen:



Bausteine: Zentraleinheit (CPU) mit Arithmetic Logic Unit (ALU):

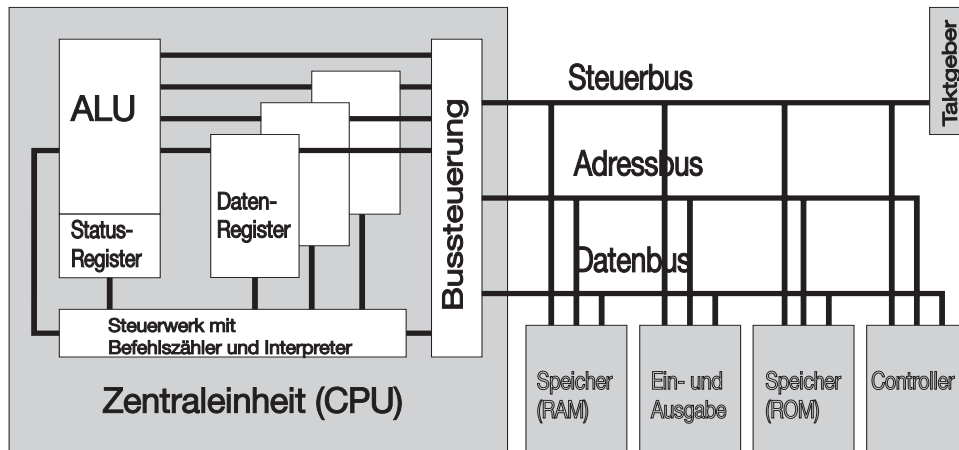


Bild: Rechnerarchitektur mit Bussystem

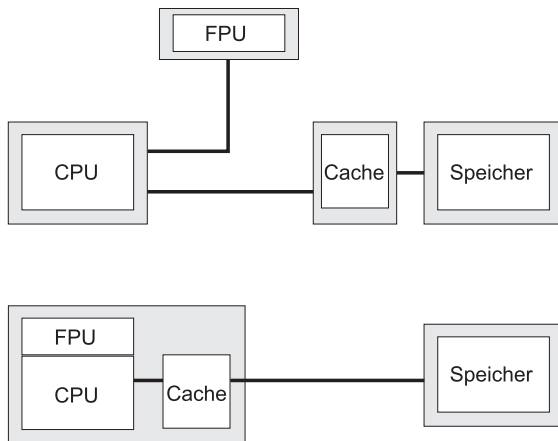


Bild: Floating Point Unit (FPU) und Cache extern oder im Prozessor integriert

Waitstates durch langsame Speicherbausteine, 100 MHz erfordern 10 ns Zugriffszeit.

CISC- und RISC-Prozessoren (Complex bzw. Reduced Instruction Set Computer):

Taktzyklus	Anweisung 1	Anweisung 2	Anweisung 1	Anweisung 2	Anweisung 3
1	Befehl holen		Befehl holen		
2	Befehl decodieren		Befehl decodieren	Befehl holen	
3	Operand holen		Operand holen	Befehl decodieren	Befehl holen
4	Befehl ausführen		Befehl ausführen	Operand holen	Befehl decodieren
5	Resultat speichern		Resultat speichern	Befehl ausführen	Operand holen
6		Befehl holen		Resultat speichern	Befehl ausführen
7		Befehl decodieren			Resultat speichern
8		Operand holen			
9		Befehl ausführen			
10		Resultat speichern			

Bild: Befehlsausführung ohne Pipelining (links) und mit Pipelining (rechts)

Daten:

Äußere Darbietungsform als Text (Tabelle), Grafik/Festbild, Bewegtbild (Animation), auch Audio.
Interne Darstellung als Integer- oder Fließkommazahl.
Einheiten: Bit, byte, Byte, KByte ($2^{10}=1024$ Byte), MByte ($2^{20}=1024$ KByte), GByte ($2^{30}=1024$ MByte)

Dezimal: 1 7 9 6
Dual: 00 01 10 10 10 00 11 00
Hexadezimal: 1 A 8 C

Bild: Darstellung einer Zahl im Dezimal-, Dual- und Hexadezimalsystem.

Dezimal	Hexadez.	Dual	Dezimal	Hexadez.	Dual
0	0	0000 0000	-	-	-
1	1	0000 0001	62	3E	0000 0000 0011 1110
2	2	0000 0010	63	3F	0000 0000 0011 1111
3	3	0000 0011	64	40	0000 0000 0100 0000
4	4	0000 0100	65	41	0000 0000 0100 0001
5	5	0000 0101	-	-	-
6	6	0000 0110	254	FE	0000 0000 1111 1110
7	7	0000 0111	255	FF	0000 0000 1111 1111
8	8	0000 1000	256	100	0000 0001 0000 0000
9	9	0000 1001	257	101	0000 0001 0000 0001
10	A	0000 1010	-	-	-
11	B	0000 1011	1.000	3E8	0000 0011 1110 1000
12	C	0000 1100	-	-	-
13	D	0000 1101	1.023	3FF	0000 0011 1111 1111
14	E	0000 1110	1.024	400	0000 0100 0000 0000
15	F	0000 1111	-	-	-
16	10	0001 0000	10.000	2710	0010 0111 0001 0000
17	11	0001 0001	-	..	-
18	12	0001 0010	32.767	7FFF	0111 1111 1111 1111
19	13	0001 0011	32.768	8000	1000 0000 0000 0000
20	14	0001 0100	-	-	-
21	15	0001 0101	-	-	-
22	16	0001 0110	-	-	-

Bild: Tabelle (Auszug) zur Umrechnung zwischen Dezimal-, Hexadezimal- und Dualsystem.

Wollen wir mit reellen Zahlen im Dualsystem rechnen, so müssen wir auf die sogenannte Gleitkomma-
darstellung ausweichen (auch Fließkommazahl genannt). Dabei zerlegen wir eine Zahl (z) in eine
Mantisse (p) und einen Exponenten (q) zur Basis (B), im Dezimalsystem natürlich die Basis 10:

$$z=p \cdot B^q$$

$$3,1415926=0,31415926 \cdot 10^1$$

Beim 6502-Prozessor (1980) war der Maschinencode noch übersichtlich:

ADC	Add Memory to Accumulator with Carry	Addiere Werte aus Speicher und Rechenregister
AND	"AND" Memory with Accumulator	Logische UND-Verknüpfung von Rechenregister und Speicher
ASL	Shift Left One Bit (Memory or Accumulator)	Verschiebung eines Speicherinhaltes um eine Stelle nach links
BCC	Branch on Carry Flag Clear	Verzweige, wenn im Statusregister kein Carry-Flag gesetzt ist
BCS	Branch on Carry Flag Set	Verzweige, wenn im Statusregister das Carry-Flag gesetzt ist
BEQ	Branch on Result Zero	Verzweige, wenn Ergebnis der vorherigen Operation Null ist
BIT	Test Bits in Memory with Accumulator	
BMI	Branch on Result Minus	Verzweige, wenn Ergebnis der vorherigen Operation negativ ist
BNE	Branch on Result not Zero	Verzweige, wenn Ergebnis der vorherigen Operation nicht 0 ist
BPL	Branch on Result Plus	Verzweige, wenn Ergebnis der vorherigen Operation positiv ist
BRK	Force Break	Halte das Programm an!
BVC	Branch on Overflow Flag Clear	Verzweige, wenn im Statusregister kein Übertrag erfolgt ist
BVS	Branch on Overflow Flag Set	Verzweige, wenn im Statusregister ein Übertrag erfolgt ist
CLC	Clear Carry Flag	Setze das Carry-Flag zurück auf Null
CLD	Clear Decimal Mode	Setze den Dezimal-Rechenmodus zurück
CLI	Clear Interrupt Disable Bit	Erlaube Interrupts
CLV	Clear Overflow Flag	Setze das Übertrags-Flag zurück auf Null
CMP	Compare Memory and Accumulator	Vergleiche Speicherinhalt mit Rechenregister
CPX	Compare Memory and Index X	Vergleiche Speicherinhalt mit Register X
CPY	Compare Memory and Index Y	Vergleiche Speicherinhalt mit Register Y
DEC	Decrement Memory by One	Subtrahiere vom Speicher den Wert Eins
DEX	Decrement Index X by One	Subtrahiere vom Register X den Wert Eins
DEV	Decrement Index Y by One	Subtrahiere vom Register Y den Wert Eins
EOR	"Exclusive-Or" Memory with Accumulator	Exklusiv-ODER-Verknüpfung von Rechenregister und Speicher
INC	Increment Memory by One	Addiere den Wert Eins zum Speicherinhalt
INX	Increment Index X by One	Addiere den Wert Eins zum Register X
INY	Increment Index Y by One	Addiere den Wert Eins zum Register Y
JMP	Jump to New Location	Spring an neue Adresse
JSR	Jump to Subroutine Saving Return Address	Spring an neue Adresse, merke Rücksprungadresse
LDA	Load Accumulator with Memory	Lade Akkumulator mit dem Wert aus dem Speicher
LDX	Load Index X with Memory	Lade Register X mit dem Wert aus dem Speicher
LDV	Load Index V with Memory	Lade Register Y mit dem Wert aus dem Speicher
LSR	Shift Right One Bit (Memory or Accumulator)	
NOP	No Operation	Tue nichts
ORA	"OR" Memory with Accumulator	Logische ODER-Verknüpfung von Rechenregister und Speicher
PHA	Push Accumulator on Stack	Schreibe Wert vom Akkumulator ins „Lager“
PHP	Push Processor Status on Stack	Schreibe Prozessorstatus (Flags) ins „Lager“
PLA	Pull Accumulator from Stack	Hole Wert vom Akkumulator aus dem „Lager“
PLP	Pull Processor Status from Stack	Hole Prozessorstatus (Flags) aus dem „Lager“
ROL	Rotate One Bit Left (Memory or Accumulator)	
ROR	Rotate One Bit Right (Memory or Accumulator)	
RTI	Return from Interrupt	
RTS	Return from Subroutine	Zurück zur Sprungadresse vom Befehl JSR
SBC	Subtract Memory from Accumulator with Borrow	
SEC	Set Carry Flag	
SED	Set Decimal Mode	
SEI	Set Interrupt Disable Status	
STA	Store Accumulator in Memory	Lade Wert vom Akkumulator in Speicherstelle
STX	Store Index X in Memory	Lade Wert vom Register X in Speicherstelle
STY	Store Index Y in Memory	Lade Wert vom Register Y in Speicherstelle
TAX	Transfer Accumulator to Index X	Übertrage den Wert vom Akkumulator in das Register X
TAY	Transfer Accumulator to Index Y	Übertrage den Wert vom Akkumulator in das Register Y
TSX	Transfer Stack Pointer to Index X	Übertrage den Wert vom Stack-Zeiger in das Register X
TXA	Transfer Index X to Accumulator	Übertrage den Wert vom Register X in den Akkumulator
TXS	Transfer Index X to Stack Pointer	Übertrage den Wert vom Register X in den Stack-Zeiger
TYA	Transfer Index Y to Accumulator	Übertrage den Wert vom Register Y in den Akkumulator

Halbleiter-Speicher, Arbeits-Speicher:

ROM **Read Only Memory** (Nur-Lese-Speicher, dauerhafte Speicherung)
PROM **Programmable Read Only Memory**
EPROM **Erasable Programmable Read Only Memory** (UV-Licht)
EEPROM **Electrically Erasable Programmable Read Only Memory** (Jumper: löschen)
EAROM **Electrically Alterable Programmable Read Only Memory** (Jumper: beschreiben)
Flash-ROM wie EAROM, in der Schaltung neu beschreibbar (best. Datum an best. Stelle)
Nichtflüchtig, aber gestresst...

RAM **Random Access Memory** (Schreib-Lese-Speicher, flüchtig)
SRAM **Static Random Access Memory** (Flip-Flop, schnell, „hungrig“)
DRAM **Dynamic Random Access Memory** (Kondensatoren, refresh, 60 ns)
 Interleaving-Technik auf geraden und ungeraden Adressen
FPMRAM **Fast Page Mode DRAM** (geringere Decodierung der Zeilenadresse, 40 ns)
EDORAM **Extended Data-Out DRAM** (decodiert schon Adresse bei Data-Out, 25 ns)
SDRAM **Synchrones DRAM** (mit Prozessor-Takt synchronisiert, 8ns)
DDR-SDRAM **Double Data Rate Synchronous Dynamic Random Access Memory**
VRAM **Video RAM** (gleichzeitig schreiben und lesen)
EDC **Error Detection and Correction, ECC Error Correction Code**
Flüchtig, aber schnell...

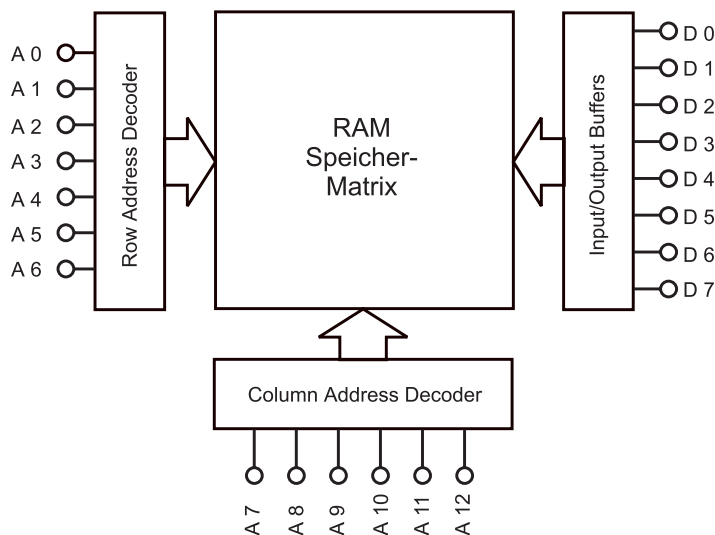


Bild: Matrix-Struktur von Halbleiterspeichern

Bauformen:

30polige SIMM mit 8-bit-Datenbus. 72polige SIMM mit 32-bit-Datenbus (PS/2-Module)

168- (SDRAM) bzw. 184-polige (DDR-SDRAM) DIMM (Dual In-Line Memory Module) mit 64-bit-Datenbus:



2 * 72polige SO-DIMM (Small Outline Dual In-line Memory Module) mit 32-bit-Datenbus (Notebooks)

PC-Grundausrüstung:

Gehäuse, Mainboard, Netzteil, Lüfter, (PC-Lautsprecher), ...

Mainboard mit: Taktgeber, Batterie, ROM (für BIOS), Uhr, (Steckplätzen für) RAM,

CPU-Schnittstellen: Datenbus, Adressbus, Steuerungsbus, für Erweiterungskarten ausgeführt als:

- ISA-Bus(Industry Standard Architecture): 2x32 Anschlüsse, 8 bit Daten, 20 bit Adressen (1MByte), später plus 2x18 Anschlüsse für 16 bit Daten, 24 bit Adressen (16 MByte), 8->15 IRQ, 4MB/s. inzwischen eigentlich veraltet, ist aber oft noch anzutreffen.
Gerade für Grafikkarten mit viel Datendurchsatz zu langsam, deshalb neuere Entwicklungen:
- Die haben sich nicht durchsetzen können:
 - EISA-Bus, 2.Kontaktreihe, 32 bit Daten, 33 MB/s, zu teuer, deshalb
 - VLB (VESA Local Bus) 4 Byte Daten, 33MHz für 132 MB/s theoretisch, viele Probleme
 - Microchannel für IBM-Rechner, 32 bit Daten, 16 MB/s
- PCI-Bus (Peripheral Components Interconnect) von Intel selbst, 64 bit Daten mit 3,3-Volt-Technik, auch in Apple-Rechnern (statt des früheren NuBus) verwendet.

In der Regel auf Mainboard integriert:

Elektronik für Disketten-Laufwerke (Floppy Disk Controller FDC) und Festplattenlaufwerke (Hard Disk Controller HDC) als (Enhanced) Integrated Drive Electronics (E)IDE, auch AT-Attachment genannt mit Erweiterung ATAPI für CD-Laufwerke.

Serielle COM- (RS 232 bzw. V.24) und parallele LPT-(Drucker-)Schnittstelle, Tastatur, Maus.

Als Erweiterungskarte oder auf Mainboard integriert:

Grafikkarte (MUSS!), USB-Schnittstelle, FireWire-Schnittstelle, Netzwerk-(Ethernet-/LAN-)Anschluss,

IrDA (Infrarot), Sound- oder Audiokarte (mit evtl. Gameport und MIDI-Schnittstelle),

SCSI (Small Computer Systems Interface) mit Hostadapter (Adresse ID 7) und weiteren 7 bis 15 Geräten.

IDE oder Integrated Drive Electronics entstand 1984 auf eine Initiative des PC-Herstellers Compaq. um die umständliche und wenig flexible Kombination aus ST-506-Platte und Western-Digital-kompatiblen Controller (WD 1003) aus der Welt zu schaffen. Der Controller wanderte einfach auf die Harddiskplatte, was neue Aufzeichnungsverfahren, Caches und eine erhöhte Übertragungsgeschwindigkeit (bis zu 3 MByte/s) ermöglichte. IDE-Platten werden mit den Befehlen des uralten WD 1003 angesteuert. IDE firmiert auch unter der Abkürzung ATA (AT Attachment, benannt nach dem IBM PC „AT“).

EIDE oder Enhanced Integrated Drive Electronics ist eine Erweiterung des IDE-Standards um einige schnellere Übertragungsmodi und die (beim Mac vorgeschriebene) logische Blockadressierung (LBA), ohne die nur eine Kapazität von 504 MByte möglich wäre - bedingt durch die WD 1003-Eckdaten von 63 Sektoren pro Track, 16 Köpfen und 1024 Zylindern (übereinanderliegende Tracks des Plattenstapels). Geblieben ist das physikalische Interface, praktisch ein gepufferter PC/AT-Bus auf einem 40poligen Steckverbinder. In der Regel 2 EIDE-Schnittstellen auf dem PC-Mainboard mit je einem Master und Slave, zusammen also 4 Geräte. Macs kennen nur 2 EIDE-Schnittstellen für nur je ein Gerät.

ATAPI bedeutet ATA Packet Interface, eine Erweiterung des IDE-Befehlssatzes auf 12 Byte lange Befehlsblöcke bei gleichen physikalischen Schnittstellendaten. Vor allem CD-ROM-Laufwerke, neuerdings aber auch Streamer, PC-Wechselplatten und DVD-Laufwerke halten sich an diesen Standard. ATAPI erinnert vom Befehlsaufbau stark an SCSI, verwendet aber physikalisch die IDE-Schnittstelle. Mit zwei EIDE-Kanälen ausgestattete Macs verwenden einen davon für die Festplatte, den anderen für das ATAPI-konforme CD-ROM-Laufwerk.

EIDE-Modus:	Geschwindigkeit:
PIO-Mode 0	3,3 MByte/s
PIO-Mode 1	5,2 MByte/s
PIO-Mode 2	8,3 MByte/s
PIO-Mode 3	11,1 MByte/s
PIO-Mode 4	16,6 MByte/s
DMA-Mode 0	2,1 MByte/s
DMA-Mode 1	4,2 MByte/s
DMA-Mode 2	8,3 MByte/s
UDMA-Mode	33,3 MByte/s
UDMA-66-Mode	66.6 MByte/s

Bild: Übertragungs-Geschwindigkeiten der EIDE-Schnittstelle.

SCSI, das ‚Small Computer System Interface‘ geht auf den SASI-Vorschlag der Shugart Associates (später Seagate) von 1979 zurück. Ein 8-Bit-Datenpfad und 5 MHz Bandbreite ergeben theoretische 5 MByte/s Datentransferrate. Bedingt durch den Overhead der asynchronen Übertragung liegen die Werte in der Praxis heute bei 3,5 bis 3,8 MByte/s. Standard-SCSI ist relativ unkritisch bezüglich der Verkabelung, die maximale Länge „über alles“ darf 6 m betragen.

Fast SCSI alias SCSI-2 verwendet die gleiche Verkabelung wie Standard-SCSI, benutzt für die Datenübertragung aber ein (erweitertes) synchrones Protokoll, wobei die Taktfrequenz 10 MHz beträgt. Die Befehlsblöcke werden wie gehabt asynchron übertragen, womit die angegebene Datenrate von 10 MByte/s graue Theorie bleibt. Die maximale Kabellänge beträgt nur noch 3 m. Bei vielen Macs als interner Anschluss vorhanden.

Wide SCSI arbeitet wie Fast SCSI mit einer synchronen Datenübertragung und der gleichen Taktrate, aber nunmehr mit 16 Bit breiten Datenwörtern. 68poligen High-Density-Steckverbindern und doppelt so großem Adressraum: 15 statt sieben Geräte können angesprochen werden. Maximale Kabellänge 3 m.

Ultra-SCSI kommt wegen der 8-Bit-Schnittstelle wieder mit den Standard-Steckverbindern aus, die synchrone Datenübertragung läuft aber mit 20 MHz statt mit 10 MHz, und die Kabellänge darf nur noch 1,5 m betragen.

Wide Ultra SCSI, wie Wide SCSI, aber mit den 20 MHz Übertragungsrate von Ultra-SCSI - das ergibt 40 MByte/s theoretische Datenrate, ausreichend für die schnellsten heute verfügbaren Festplatten (die rund 18 MByte/s zu liefern vermögen). Kabellänge: 1,5 m.

Differential SCSI verwendet pro Signalleitung eine Doppelader mit differentieller Ansteuerung (Hochpegel), verwendet bei Massenspeichern in Mainframes. Im PC- und Mac-Bereich eher unüblich und mit obigen elektrisch nicht kompatibel. Ermöglicht 25 m Kabellänge.

(Wide) Ultra2 SCSI kann aufgrund niedrigerer Pegel und differentieller Ansteuerung (LVDS = Low Voltage Differential SCSI) mit 40 MHz getaktet werden. Ultra2 SCSI ist bei vielen Geräten am Bus aufgrund LVD zuverlässiger als Ultra SCSI und gestattet Kabellängen bis 12 m - dies aber alles nur, wenn ausschließlich Ultra2-Geräte am SCSI-Kabel hängen. Nur in 16-Bit-Ausführung erhältlich.

Terminierung: Abschlusswiderstände an beiden Enden der SCSI-Kette verhindern Leitungsreflexionen und Überschwinger. Bei allen SCSI-Varianten zwingend vorgeschrieben.

Standard	Datenbus	Geschw.	Geräte	Kabel	Kabellänge
SCSI-1	8 bit	5 MByte/s	7	nicht mehr verwendet	
SCSI-2 (Narrow SCSI)	8 bit	5 MByte/s	7	50polig	6 m
Fast SCSI	8 bit	10 MByte/s	7	50polig	3 m
Wide SCSI	16 bit	10 MByte/s	15	68polig	3 m
Fast Wide SCSI	16 bit	20 MByte/s	15	68polig	3 m
Ultra SCSI	8 bit	20 MByte/s	7	50polig	1,5 m
Ultra Wide SCSI	16 bit	40 MByte/s	15	68polig	1,5 m
Ultra 2 Wide SCSI	16 bit	80 MByte/s	15	68polig	12 m (LVD)

BIOS:

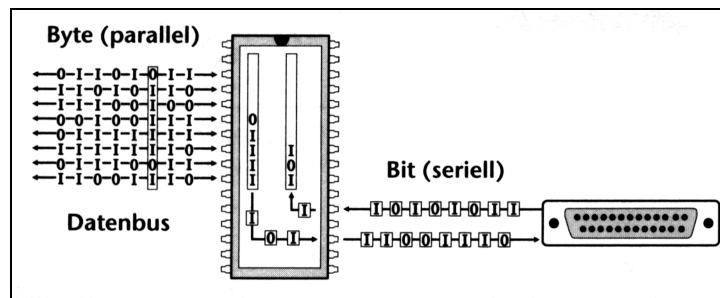
Tonfolge	Fehlermeldung:	Behebung:
kein Ton		Stromversorgung prüfen
1 * kurz	alles in Ordnung	
1 * lang	Speichertest	Sitz der RAM-Module prüfen, evtl tauschen
2 * kurz	Paritätsprüfung	Fehler im Mainboard oder IC-Probleme
3 * kurz	Paritätsbit	RAM-Module tauschen
4 * kurz	Timer defekt	Evtl. RAM-Module prüfen, Mainboard
5 * kurz	Prozessor	Sitz im Sockel prüfen, Jumper prüfen
6 * kurz	Tastatur-Controller	Neues Mainboard
8 * kurz	Grafikkarte	Festen Sitz prüfen, evtl. austauschen
9 * kurz	BIOS-ROM	BIOS-Baustein tauschen
10 * kurz	CMOS-RAM	da eingelötet: Mainboard tauschen
11 * kurz	L2-Cache	Cachemodul prüfen, evtl. im BIOS abschalten

BIOS anschauen! Aber nichts verstellen!

Schnittstellen:

Die Verbindung zwischen der CPU und den extern angeschlossenen Ein-/Ausgabegeräten stellen die Schnittstellen her. Auch die Verbindung zu anderen Rechnern über Modem oder direkt über ein Kabel (Nullmodem, siehe unten) läuft über Schnittstellen (englisch: Interface). Dabei werden zwei Arten unterschieden: die serielle und die parallele Datenübertragung.

Die **serielle Schnittstelle** (RS 232 C oder V.24) liefert die Daten in einzelnen Bits nacheinander. Die Schnittstelle ist an der Steckverbindung mit 25 oder 9 (ältere Version) Mini-Buchsen zu erkennen. Ein spezieller Interfacebaustein (UART) wandelt die vom Bus kommenden parallel vorliegenden Daten in serielle um.



Serielle Schnittstelle (aus: Kuhlmann, S. 86)

Nur eine Datenleitung (eine Sende- und eine Empfangsleitung) wird zur Übertragung (in eine Richtung) genutzt. Andere dienen zur Kontrolle. So wird ein Startbit gesendet. Die Codierung erfolgt mit Hilfe des ASCII-Codes. Nach jedem übertragenen Wort erfolgt ein Paritätsbit zur Fehlerüberprüfung. Das Ende eines Wortes ist durch ein Stopbit gekennzeichnet. Ein Wort besteht mit Start-, Paritäts- und Stopbit aus mindestens 10 Bit.

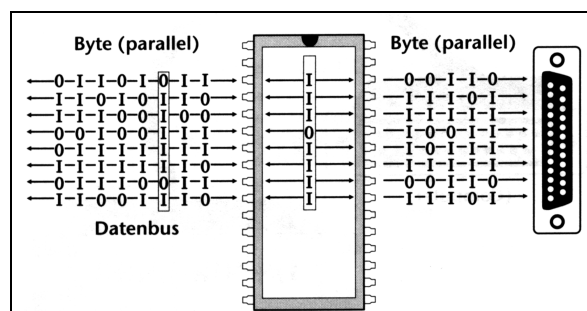
Zum Datenaustausch mit einem anderen Rechner unter DOS/Windows muss die Geschwindigkeit angegeben werden. Sie wird in Bit per Second (bps, z.B. 9.600 oder 19.200 bps; vgl. Baudrate) gemessen. Weiterhin ist der Port (COM1 bis COM4) anzugeben. Außerdem ist ein Nullmodem-Kabel zu benutzen, bei dem sich Sende- und Empfangsleitung kreuzen.

Ein großer Vorteil der seriellen Schnittstellen liegt darin, dass die Datenleitungen bis zu 1.000m (mit Verstärkern) lang sein dürfen. Bei parallelen Schnittstellen liegt die maximale Länge bei 6 m.

Die **USB-Schnittstelle** (**U**niversal **S**erial **B**us, von Intel entwickelt) ermöglicht den Anschluss von bis zu 127 Peripheriegeräten an eine Leitung mit Geschwindigkeiten von ca. 10 – 480 MBit/s. -> *siehe Extrablatt* Eine schnellere Variante (bis 800 MBit/s) stellt der **FireWire** (auch IEEE 1394-Standard genannt) dar. An ihn lassen sich Scanner, digitale Kameras, Videorecorder etc. anschließen.

Eine **Infrarot-Schnittstelle** (IrDA) ermöglicht den kabellosen Anschluss von z.B. Maus oder Drucker.

Die **parallele Schnittstelle** schickt die Daten über 8 Leitungen weg, d.h. pro Takt kann ein ganzes Wort transferiert werden. Sie eignet sich vor allem für den Anschluss von Druckern oder für externe Massenspeicher (z.B. ZIP-Drive von iomega). Neben den 8 Datenleitungen benötigt diese Schnittstelle Steuerleitungen (z.B. STROBE, BUSY etc.)



Parallele Schnittstelle (aus: Kuhlmann, S. 84)

Die parallele Schnittstelle wird unter DOS/Windows mit LPT1 bis LPT3 (LPT = Lineprinter) angesprochen. Die Übertragungsgeschwindigkeit lässt sich durch die Erweiterung der Schnittstelle mit dem EPP-Mode (**E**nanced **P**arallel **P**ort Mode) erhöhen. Daneben existiert der ECP-Mode (**E**xtended **C**apabilities **P**ort). Bei beiden besteht die Möglichkeit Informationen zu senden und zu empfangen (bidirektional).

Text:

Codierung von Buchstaben und Sonderzeichen / Schriftzeichen:

1. Internationales Telegrafien-Alphabet ITA mit 5 bit (32 Zeichen)
2. American Standard Code for Information Interchange ASCII mit 7 bit (128 Zeichen)
3. ASCII-Erweiterungen, z.B. IBM-Zeichensatz mit 8 bit (256 Zeichen) oder
4. ANSI (American National Standards Institute) für Windows mit 8 bit (256 Zeichen)
5. Unicode mit 16 bit (65536 Zeichen)

000	NUL	032	Blank	064	@	096	`
001	SOH	033	!	065	A	097	a
002	STX	034	„	066	B	098	b
003	ETX	035	#	067	C	099	c
004	EOT	036	\$	068	D	100	d
005	ENQ	037	%	069	E	101	e
006	ACK	038	&	070	F	102	f
007	BEL	039	'	071	G	103	g
008	BS	040	(072	H	104	h
009	HT	041)	073	I	105	i
010	LF	042	*	074	J	106	j
011	VT	043	+	075	K	107	k
012	FF	044	,	076	L	108	l
013	CR	045	-	077	M	109	m
014	SO	046	.	078	N	110	n
015	SI	047	/	079	O	111	o
016	DLE	048	0	080	P	112	p
017	DC1	049	1	081	Q	113	q
018	DC2	050	2	082	R	114	r
019	DC3	051	3	083	S	115	s
020	DC4	052	4	084	T	116	t
021	NAK	053	5	085	U	117	u
022	SYN	054	6	086	V	118	v
023	ETB	055	7	087	W	119	w
024	CAN	056	8	088	X	120	x
025	EM	057	9	089	Y	121	y
026	SUB	058	:	090	Z	122	z
027	ESC	059	;	091	[123	{
028	FS	060	<	092	\	124	
029	GS	061	=	093]	125	}
030	RS	062	>	094	^	126	~
031	US	063	?	095	_	127	

Tabelle mit den Zeichencodes 0-127 des ASCII- und ANSI-Zeichensatzes

Formatierungen des Textes binär (Word) oder im Klartext (<Tags>, HTML)

Anschauen: Word-Text (Datei.doc) im Editor

Text-Eingabe:

Tastatur, Barcodeleser, Chipkartenleser (magn. oder IR),
von Festbild-Vorlage (Datei) mit OCR (Optical Character Recognition), Spracheingabe

Text-Ausgabe:

Immer als Grafik mit Bitmap-Schriften oder skalierbaren Schriften (PostScript für Drucker, TrueType-Fonts für Windows-BildschirmAusgabe und Drucker)

(Ausnahme: Lochstreifen für Fernschreiber...)

Audio:

Analog-Digital-Umsetzung,

Abtastrate min. 2fache der höchsten zu übertragenden Frequenz (CD: 44,1 kHz, EBU: 48 kHz)

Quantisierung (Auflösung) (CD: 16 bit pro Kanal, ISDN: 8 bit mono)

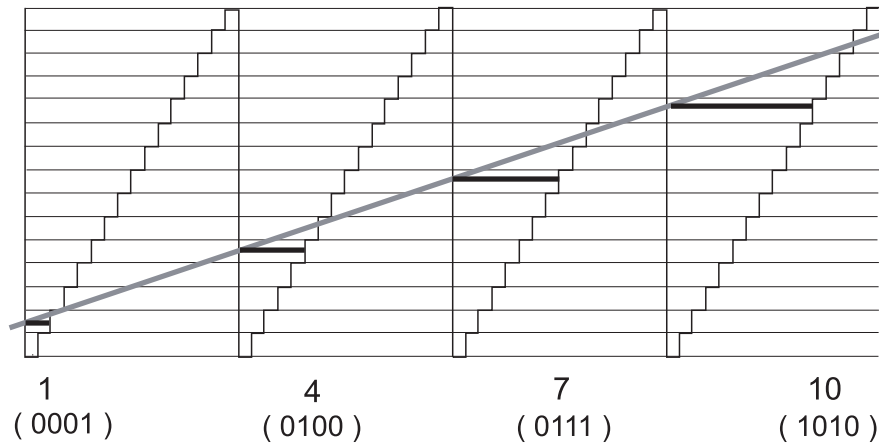


Bild: Analog-Digital-Umsetzung

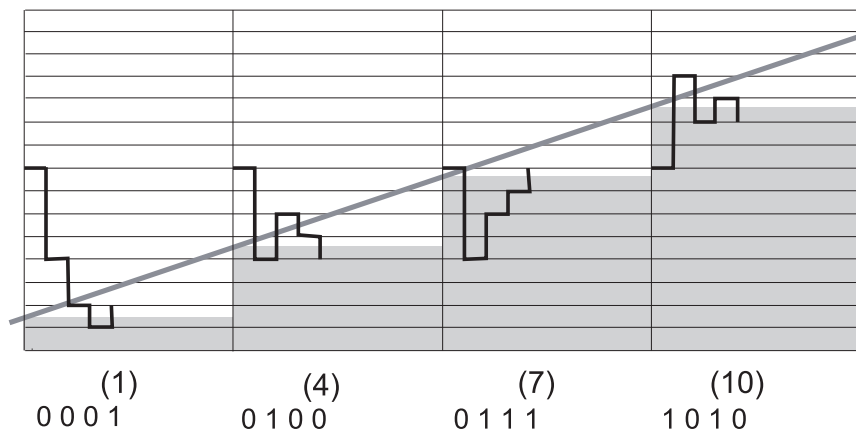


Bild: Analog-Digital-Umsetzung mit der Sukzessiven Approximation

Datenmenge: Stereo-WAV-Files ca. 175 KByte/sec, ca. 10 MByte/min.

Verringerung des Datenmaterials:

- Verlustfreie Komprimierung („Zippen“)
- Reduzierung der Qualität (siehe ISDN: 8 bit bei 8 kHz – 64 kbit/s)
- Verlustbehaftete Datenreduktion, Irrelevanzreduktion (z.B. ADPCM, Real Audio, MPEG)
Wird die Qualitätsminderung wahrnehmbar, spricht man von „Relevanzreduktion“.
- Synthetische Klangerzeugung (siehe MIDI)

Festbild:

Rasterbild, Bitmap:

Örtliche Auflösung z.B. 800x600 Picture Elements (Pixel) = 480.000 Pixel
Farbtiefe: s/w 59 KByte, Farbe 24 bit (RGB je 8 bit) 1,37 MByte.

Verringerung des Datenmaterials:

- Verlustfreie Komprimierung („Zippen“, z.B. GIF)
- Verlustbehaftete Datenreduktion (z.B. JPEG bis 1:100)

Vektorgrafik:

Skalierbare Zeichenanweisungen (z.B. Kreis, Mittelpunktlage, Radius, Stricheigenschaften...)

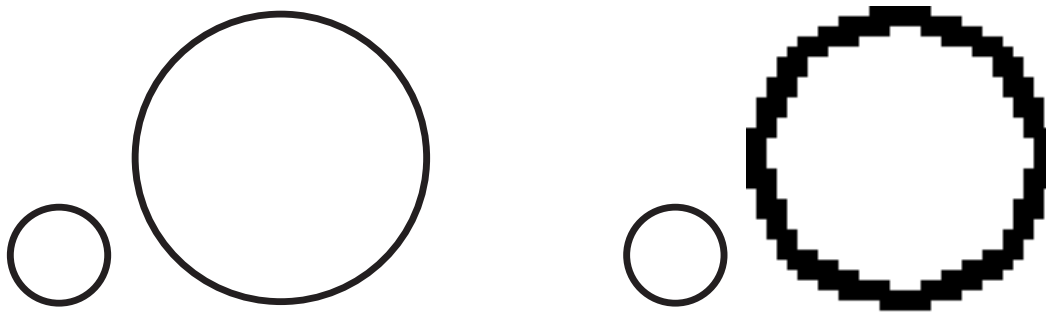


Bild 3: Vektorgrafik (links) und Rastergrafik (rechts)

Bewegtbild:

Zeitliche Abfolge von Rasterbildern und/oder Zeichenanweisungen, physiologisch min. 18 Bilder/sec.
TV-Signal: Auflösung ca. 770x560 Pixel, RGB-24-bit: 1,2 MByte/Bild, bei 25 B/sec.: 31 MByte/sec.

Verringerung des Datenmaterials:

- M-JPEG (Motion-JPEG, alle Einzelbilder werden JPEG-komprimiert, Videomachine)
- MPEG:
 - I-Frames (Intra Coded Pictures) sind JPEG-komprimiert,
 - P-Frames (Predicted Pictures) enthalten nur Änderungen in 8x8-Pixelblöcken gegenüber I-Frame
 - B-Frames (Bidirectionally Coded P.) enthalten nur Änderungen von Bild zu Bild
- AVI: enthält Keyframes (Referenzbilder) und berechnete Differenzbilder, inkl. Audio.
- Quicktime-Format (1:5 bis 1:25 ohne Hardware-Unterstützung).
- Synthetische Bilderzeugung (div. 3D-Grafikbeschleuniger)

Audio-Eingabe / Ausgabe:

Audiokarte mit Analog-Digital-Umsetzer (ADC), in der Regel 2x16 bit / 11...48 kHz, bis 24 bit / 96 kHz.

Externe ADC, z.B. DAT-Recorder, über digitale Schnittstellen:

- S/P-DIF (Sony/Philips-Digital InterFace, Stereo 16 bit / 44,1...48 kHz)
- TDIF (Tascam Digital InterFace) oder ADAT (Alesis, optisch) mit 8 Monospuren.

Analog-Eingänge:

Mikrofon (0,1...1 mV), Line-In (500...1500 mV), Line-Out (500...1500 mV), Speaker-Out (...4 W, 8 Ohm)
Mikrofone: dynamisch (erzeugt Spannung), Kondensator (benötigt Hilfsspannung)

Synthetische Klangerzeugung mit mehreren Oszillatoren (Tongeneratoren), Amplitudenmodulatoren (Voltage Controlled Amplifier VCA), spannungsgesteuerte (Tiefpaß-)Filter (Voltage Controlled Filter VCF), gesteuert durch Keyboard (1 V/Oktave), Hüllkurvengeneratoren (Envelope) mit Attack, Decay, Sustain, Release (ADSR) sowie niedrigstfrequenten Oszillatoren (Low Frequency Osc. LFO) mit 0,01...100 Hz. Programmgesteuerte Spielweise durch MIDI (Musical Instruments Digital Interface). FM-Synthese (Yamaha OPL-Chip), Effekte (Chorus, Hall...) mit Digitalen Signalprozessoren DSP.

Soundkarte = Audiokarte mit Synthesizer-Chip on Board.
Gut für Spiele-Akustik, deshalb meistens mit Joystick-Port.

Festbild-Eingabe:

Scanner mit den Bauformen:

Flachbett-Scanner, Handscanner, Einzugs scanner (Telefax), Trommelscanner. Durchlichtaufsatz. Optische und interpolierte Auflösungen.
Digitale Fotokameras mit CCD (in der Regel JPEG, Transfer über seriellen oder parallelen Port).
Direktes Zeichnen am PC (z.B. Grafiktablett)

Festbild / Bewegtbild-Ausgabe:

Bildschirm mit Grafikkarte. Auflösungen, horizontale und vertikale Frequenz, Lochmaske 0,25mm.

Drucker:

Nadeldrucker, Thermodrucker, Tintenstrahldrucker, Laserdrucker. Plotter. Belichter.

Bewegtbild-Eingabe:

Für analoge TV-Signale (auch von Videokameras):

Videokarten mit schnellem ADC und Hardware-Komprimierung (nach AVI, JPEG, M-JPEG, MPEG).
Digitale Kameras in der Regel nicht PC-Dateiformat-kompatibel, Konvertierung über analoge Ebene.

Sonstige Peripherie:

Datenkommunikation: LAN-Karten, Modems, ISDN-Adapter.

(Externe) Massenspeicher: CD, DVD, Festplatten, Wechselplatten, MOD, RAID
Touchscreen, Lichtgriffel, spez. „Maschinensteuerungen“, Maus, Joystick

Druckprinzipien:

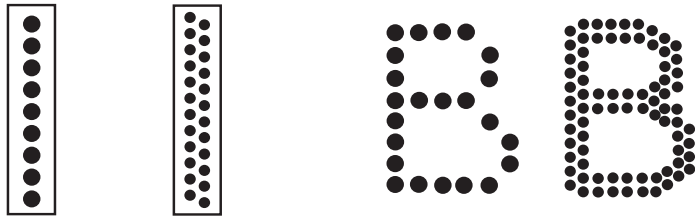


Bild 4: Nadeldruckkopf mit 9 bzw. 24 Nadeln, Ausdruckmuster

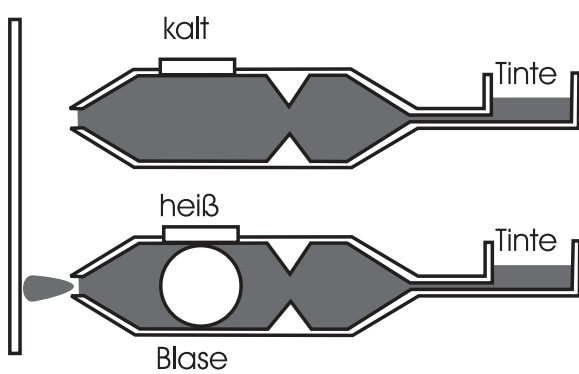


Bild 5: Tintenstrahl mit Bubble-Jet-Verfahren

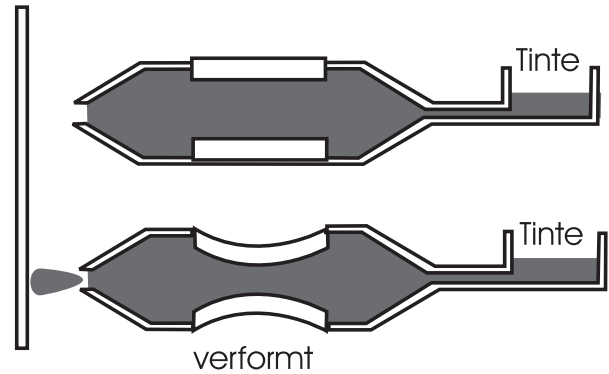


Bild 6: Tintenstrahl-Druckkopf mit Piezo-Düsen

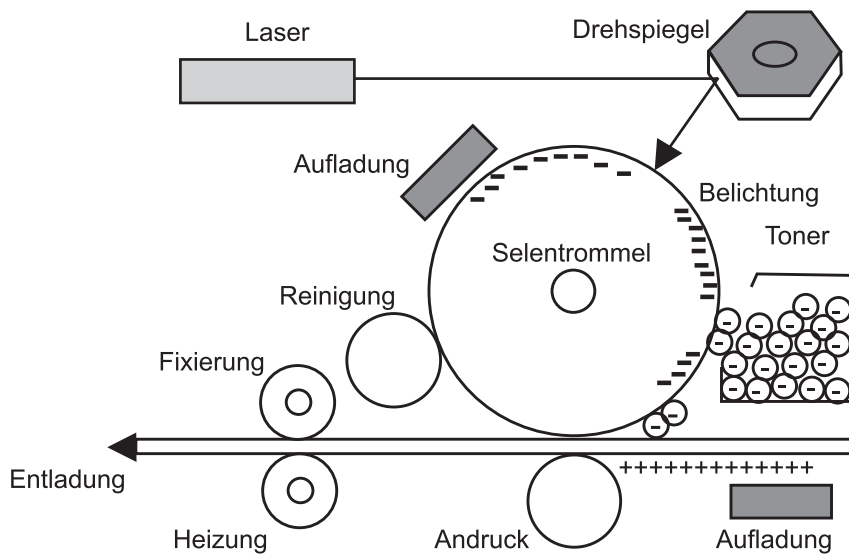


Bild 7: Laserdruck-Prinzip

Scanner-Prinzip:

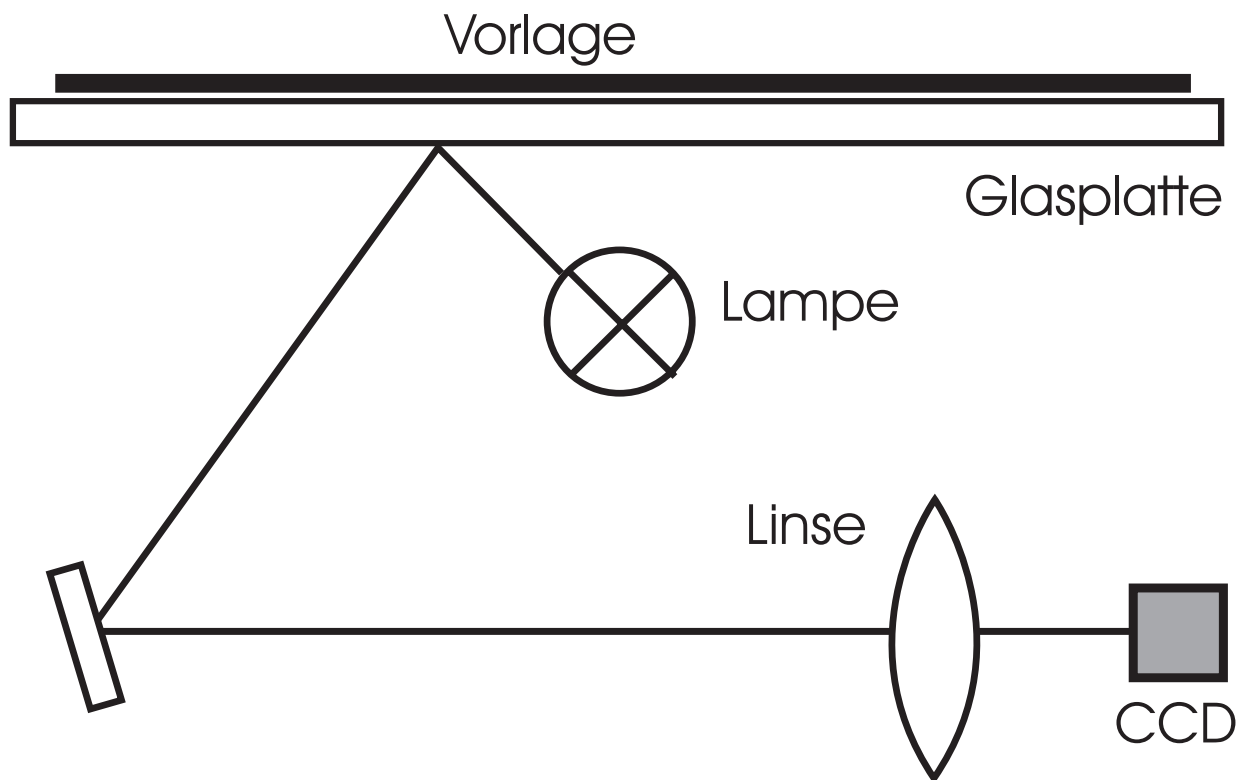


Bild 8: Prinzip des Flachbettscanners

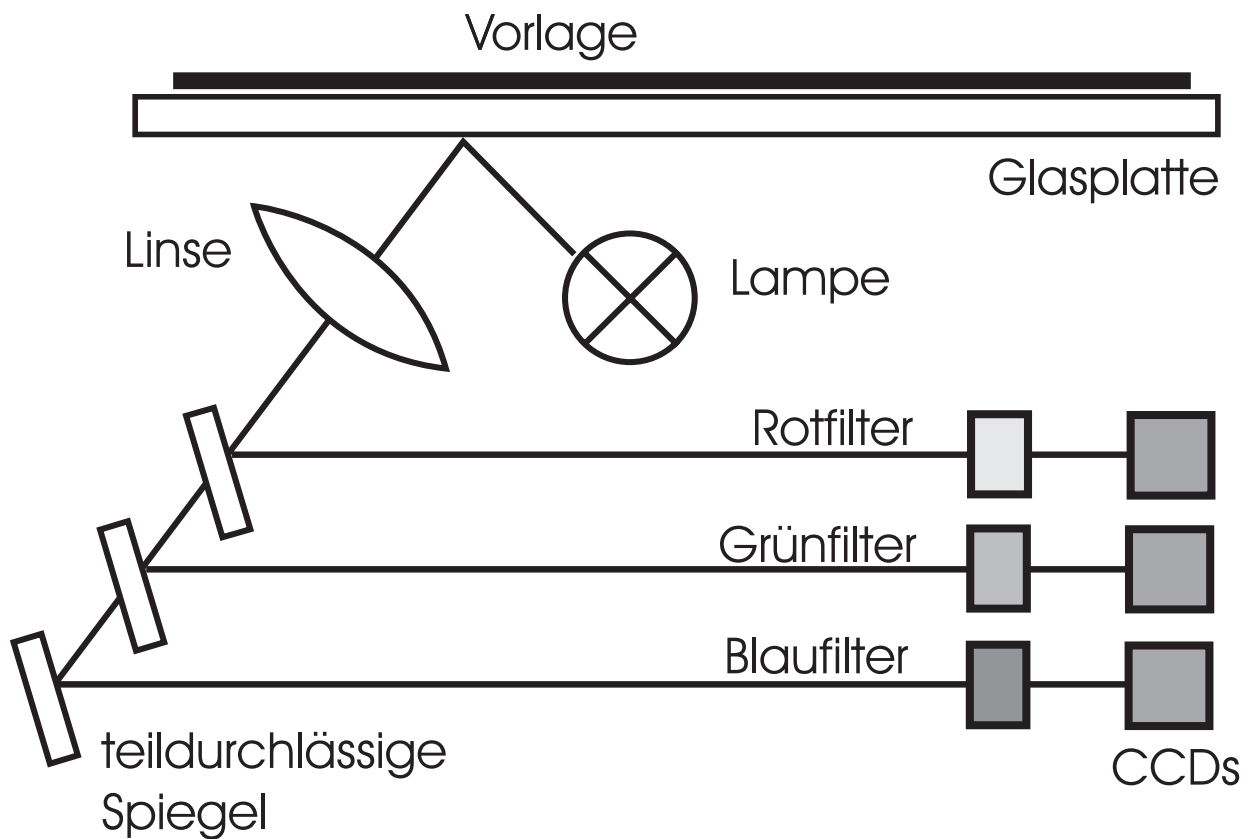


Bild 9: Prinzip des Single-Pass-Farbscanners